

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-110919

(43)Date of publication of application : 20.04.2001

(51)Int.Cl.

H01L 21/8247
H01L 29/788
H01L 29/792
H01L 27/115

(21)Application number : 11-285581

(71)Applicant : MATSUSHITA ELECTRONICS
INDUSTRY CORP

(22)Date of filing : 06.10.1999

(72)Inventor : HAZAMA YASUSHI

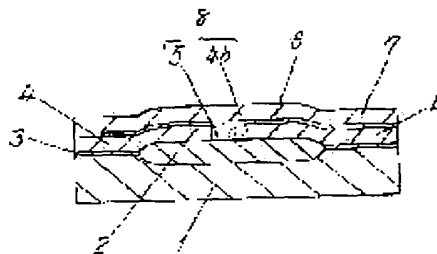
(54) NON-VOLATILE SEMICONDUCTOR MEMORY DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a non-volatile semiconductor memory device and a method of manufacturing the same, where an electric field is restrained from concentrating locally on the isolating region of a floating gate so as to keep an intermediate insulating film high in withstand voltage.

SOLUTION: A non-volatile semiconductor memory device is equipped with a field oxide film 2 and a gate oxide film 3 formed on a silicon substrate 1, a floating gates 4 isolated from each other by an isolating groove 4a on the field oxide film 2, an isolating insulating film 5 formed by filling up the isolating groove 4a, an intermediate insulating film 6 formed by covering the floating gate 4 and the isolation insulating film 5, and a control gate 7 formed on the intermediate insulating film 6. By this setup, the floating gate 4 and the control gate 7 are made to confront each other in a two-dimensional manner through the intermediary of the intermediate insulating film 6, so that an electric field is restrained from concentrating locally on a certain point, and the intermediate insulating film 6 is improved in withstand voltage.

- 1 シリコン基板(半導体基板)
- 2 フィールド酸化膜
- 3 ゲート酸化膜(ゲート絶縁膜)
- 4 フloatingゲート
- 4a 分離溝
- 5 分離絶縁膜
- 6 中間絶縁膜
- 7 コントロールゲート
- 8 分離領域



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110919

(P2001-110919A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)	
H 0 1 L	21/8247	H 0 1 L 29/78	3 7 1	5 F 0 0 1
	29/788	27/10	4 3 4	5 F 0 8 3
	29/792			5 F 1 0 1
	27/115			

審査請求 未請求 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願平11-285581

(22) 出願日 平成11年10月6日 (1999.10.6)

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 裕 康

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外2名)

Fターム (参考) 5F001 AA25 AA63 AB02 AD62 AG02
AG17 AG21

5F083 EP02 EP27 EP57 GA09 GA19

GA22 GA27 NA02 PR40

5F101 BA07 BA36 BB02 BD37 BH02

BH03 BH30

(54) 【発明の名称】 不揮発性半導体記憶装置およびその製造方法

(57) 【要約】

【課題】 フローティングゲートの分離領域における電界集中を緩和し、中間絶縁膜の耐圧を確保できる不揮発性半導体記憶装置およびその製造方法を提供する。

【解決手段】 シリコン基板1に形成されたフィールド酸化膜2およびゲート酸化膜3と、フィールド酸化膜2の上で分離溝4aによって分離されたフローティングゲート4と、分離溝4aを埋めて形成された分離絶縁膜5と、フローティングゲート4と分離絶縁膜5を覆って形成された中間絶縁膜6と、中間絶縁膜6の上に形成されたコントロールゲート7とを有している。このような構造とすることによって、フローティングゲート4とコントロールゲート7が中間絶縁膜6を介して略平面で対向するので、電界集中部がなくなり、中間絶縁膜6の耐圧が向上する。

1 シリコン基板 (半導体基板)

2 フィールド酸化膜

3 ゲート酸化膜 (ゲート絶縁膜)

4 フローティングゲート

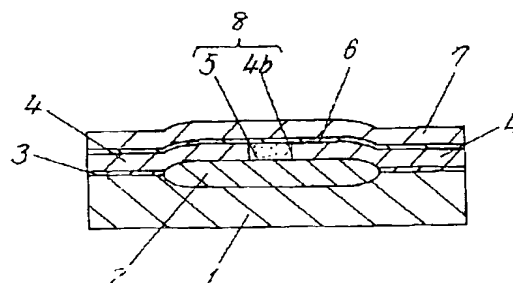
4a 分離溝

5 分離絶縁膜

6 中間絶縁膜

7 コントロールゲート

8 分離領域



1

【特許請求の範囲】

【請求項1】 半導体基板と、前記半導体基板上に形成されたフィールド酸化膜と、前記フィールド酸化膜以外の領域で前記半導体基板上に形成されたゲート酸化膜と、前記フィールド酸化膜の上で分離溝によって分離されたフローティングゲートと、前記分離溝を埋めて形成された分離絶縁膜と、前記フローティングゲートおよび前記分離絶縁膜を覆って形成された中間絶縁膜と、前記中間絶縁膜の上に形成されたコントロールゲートとを有することを特徴とする不揮発性半導体記憶装置。

【請求項2】 半導体基板上にフィールド絶縁膜およびゲート酸化膜を形成する工程と、前記フィールド酸化膜および前記ゲート酸化膜を覆うように全面に第1の導電体膜を形成する工程と、前記第1の導電体膜を選択的にエッチングして前記フィールド絶縁膜の上で分離溝によって分離されたフローティングゲートを形成する工程と、全面に第1の絶縁膜を形成する工程と、前記フィールド絶縁膜の上で前記フローティングゲートの表面が露出するように前記第1の絶縁膜を除去し前記分離溝に分離絶縁膜を埋め込む工程と、前記分離溝を覆うレジストパターンを形成した後、前記分離溝に埋め込まれた分離絶縁膜以外の前記第1の絶縁膜を除去する工程と、前記レジストパターンを除去した後、第2の絶縁膜を形成する工程と、前記第2の絶縁膜の上にコントロールゲートを形成する工程とを有する不揮発性半導体記憶装置の製造方法。

【請求項3】 第1の絶縁膜を除去し分離溝に分離絶縁膜を埋め込む工程が、化学的機械的研磨法によりフローティングゲートの表面を露出させるものである請求項2に記載の不揮発性半導体記憶装置の製造方法。

【請求項4】 第1の絶縁膜を除去し分離溝に分離絶縁膜を埋め込む工程が、全面にホトレジスト膜を形成した後第1の絶縁膜とホトレジスト膜のエッチング速度が等しくなる条件でエッチングしフローティングゲートの表面を露出させるものである請求項2に記載の不揮発性半導体記憶装置の製造方法。

【請求項5】 半導体基板上に保護酸化膜を介してシリコン窒化膜を選択的に形成する工程と、前記シリコン窒化膜をマスクにして半導体基板を酸化しフィールド絶縁膜を形成する工程と、第1の絶縁膜を形成する工程と、前記第1の絶縁膜の上に選択的にレジストパターンを形成する工程と、前記レジストパターンをマスクにして前記第1の絶縁膜をエッチングし前記フィールド絶縁膜の上に分離絶縁膜を形成する工程と、シリコン窒化膜と保護酸化膜を除去する工程と、半導体基板の表面にゲート酸化膜を形成する工程と、全面に第1の導電体膜を形成する工程と、前記フィールド絶縁膜の上の前記第1の導電体膜を除去して前記分離絶縁膜の表面を露出させるとともに前記第1の導電体膜からなり前記分離絶縁膜で分離されたフローティングゲートを形成する工程と、前記

2

フローティングゲートと前記分離絶縁膜を覆って第2の絶縁膜を形成する工程と、前記第2の絶縁膜の上にコントロールゲートを形成する工程とを有する不揮発性半導体記憶装置の製造方法。

【請求項6】 フローティングゲートを形成する工程が、化学的機械的研磨法によって分離絶縁膜の表面が露出するように第1の導電体膜を除去するものである請求項5に記載の不揮発性半導体記憶装置の製造方法。

【請求項7】 フローティングゲートを形成する工程が、全面にホトレジスト膜を形成した後第1の導電体膜とホトレジストのエッチング速度が等しくなる条件でエッチングし分離絶縁膜の表面を露出させるものである請求項5に記載の不揮発性半導体記憶装置の製造方法。

【請求項8】 フィールド絶縁膜が高温酸化による熱酸化膜であり、第1の絶縁膜がリンおよびボロンの少なくとも一種を含有するシリコン酸化膜であることを特徴とする請求項5に記載の不揮発性半導体記憶装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、不揮発性半導体記憶装置およびその製造方法に関するものである。

【0002】

【従来の技術】近年、半導体記憶装置の高集積化、高密度化が一段と進展し、多くの機器に使用されるようになってきた。そのために電気的に書込み・消去が可能な不揮発性半導体記憶装置においては、書込み回数の増加、記憶保持特性の向上とともに書込み電圧の低減が強く要求されるようになってきた。これらの要望を満足させるにはフローティングゲートとコントロールゲートとの間の容量値を大きくする必要がある。

【0003】以下従来の不揮発性半導体記憶装置について説明する。

【0004】図5は従来の不揮発性半導体記憶装置の断面図である。シリコン基板21にフィールド酸化膜22が形成されており、フィールド酸化膜22で囲まれた活性領域のシリコン基板21の表面にゲート酸化膜23が形成されている。なお図5ではフィールド酸化膜22を中心にして表示している。

【0005】フィールド酸化膜22およびゲート酸化膜23の上に、不純物を添加した多結晶シリコン膜からなるフローティングゲート24が形成されている。なお、フローティングゲート24は、フィールド酸化膜22の上で分離領域25によって分離されている。フローティングゲート24の上には中間絶縁膜26が形成されている。さらに中間絶縁膜26の上に不純物を添加した多結晶シリコン膜からなるコントロールゲート27が形成されている。

【0006】従来の構成では、分離領域25は、フローティングゲート24を分離する溝と、フローティングゲートの端面を含んで形成された中間絶縁膜26とで形成

3

され、溝内にはコントロールゲート 27 の一部分が充填されている。

【0007】図 6 (a) ~ (d) は従来の不揮発性半導体記憶装置の製造方法を説明するための工程断面図である。

【0008】まず図 6 (a) に示すように、シリコン基板 21 にフィールド酸化膜 22 を形成する。次にシリコン基板 21 の表面にゲート酸化膜 23 を形成した後、不純物を添加した多結晶シリコン膜 24 a を形成する。

【0009】次に図 6 (b) に示すように、多結晶シリコン膜 24 a の上に選択的にレジストパターン 28 を形成する。このレジストパターン 28 はフローティングゲートを形成するためのものであり、フィールド酸化膜 23 の上でフローティングゲートを分離するための分離溝 26 a を有している。

【0010】次にレジストパターン 28 をマスクにして多結晶シリコン膜 24 a をエッチングし、図 6 (c) に示すように、フィールド酸化膜 22 の上で分離溝 26 a によって分離されたフローティングゲート 24 を形成する。

【0011】次に図 6 (d) に示すように、まず中間絶縁膜 26 を形成する。不純物を添加した多結晶シリコン膜を形成した後、それを選択的にエッチングしてコントロールゲート 27 を形成する。

【0012】以降、層間絶縁膜形成工程、コンタクト窓形成工程、電極配線形成工程などを経て、不揮発性半導体記憶装置が完成する。

【0013】

【発明が解決しようとする課題】しかしながら上記の従来の不揮発性半導体記憶装置では、図 5 の分離領域 25 に示すようにフローティングゲート 24 の端面上部およびコントロールゲート 27 の下部にエッジが存在し、動作時、その部分に電界が集中するために中間絶縁膜 26 の耐圧を十分に確保することができないという課題を有していた。

【0014】また上記の従来の製造方法においては、高密度化、微細化が要求される中で分離領域の幅が狭くなってきたとき、分離領域 25 の溝内に中間絶縁膜 26 を均一に形成することが困難になるという課題を有していた。

【0015】本発明は上記の従来の課題を解決するもので、分離領域における電界集中を緩和し、中間絶縁膜の耐圧を確保できる揮発性半導体記憶装置およびその製造方法を提供することを目的とする。

【0016】

【課題を解決するための手段】この目的を達成するために本発明の不揮発性半導体記憶装置はフィールド酸化膜の上でフローティングゲートが分離されている溝内に絶縁膜を埋め込んだ構成であり、フローティングゲートとコントロールゲート間に鋭いエッジがないため電界集中

4

が生じることなく、中間絶縁膜の耐圧が向上することになる。

【0017】

【発明の実施の形態】請求項 1 に記載の発明は、半導体基板上に形成されたフィールド酸化膜と、フィールド酸化膜以外の領域で半導体基板上に形成されたゲート酸化膜と、フィールド酸化膜の上で分離溝によって分離されたフローティングゲートと、分離溝を埋めて形成された分離絶縁膜と、フローティングゲートと分離絶縁膜を覆って形成された中間絶縁膜と、中間絶縁膜の上に形成されたコントロールゲートとを有する構成であり、フローティングゲートとコントロールゲートが平面で接しているために電界集中が発生せず、フローティングゲートとコントロールゲート間の中間絶縁膜、すなわちゲート間容量膜の耐圧が向上する。

【0018】請求項 2 に記載の発明は、請求項 1 に記載の不揮発性半導体記憶装置の製造方法に関するもので、半導体基板にフィールド絶縁膜およびゲート酸化膜を形成する工程と、全面に第 1 の導電体膜を形成する工程と、第 1 の導電体膜を選択的にエッチングしフィールド絶縁膜の上で分離溝によって分離されたフローティングゲートを形成する工程と、全面に第 1 の絶縁膜を形成する工程と、フィールド絶縁膜の上でフローティングゲートの表面が露出するように第 1 の絶縁膜を除去し分離溝に分離絶縁膜を埋め込む工程と、分離溝を覆うレジストパターンを形成した後、分離溝に埋め込まれた分離絶縁膜以外の第 1 の絶縁膜を除去する工程と、レジストパターンを除去した後、第 2 の絶縁膜を形成する工程と、第 2 の絶縁膜の上にコントロールゲートを形成する工程とを有し、容易に分離溝に絶縁膜を埋め込むことができる。

【0019】請求項 3 に記載の発明は、請求項 2 に記載の不揮発性半導体記憶装置の製造方法において、第 1 の絶縁膜を除去し分離溝に分離絶縁膜を埋め込む工程が、化学的機械的研磨法によりフローティングゲートの表面を露出させるものであり、分離溝に容易に絶縁膜を埋め込むことができる。

【0020】請求項 4 に記載の発明は、請求項 2 に記載の不揮発性半導体記憶装置の製造方法において、第 1 の絶縁膜を除去し分離溝に分離絶縁膜を埋め込む工程が、全面にホトレジスト膜を形成した後第 1 の絶縁膜とホトレジスト膜のエッチング速度が等しくなる条件でエッチングしフローティングゲートの表面を露出させるものであり、分離溝に容易に絶縁膜を埋め込むことができる。

【0021】請求項 5 に記載の発明は、請求項 1 に記載の不揮発性半導体記憶装置の他の製造方法に関するもので、半導体基板上に保護酸化膜を介してシリコン窒化膜を選択的に形成する工程と、シリコン窒化膜をマスクにして半導体基板を酸化しフィールド絶縁膜を形成する工程と、第 1 の絶縁膜を形成する工程と、フィールド絶縁

5

膜の上に選択的にレジストパターンを形成する工程と、レジストパターンをマスクにして第1の絶縁膜をエッチングしフィールド絶縁膜の上に分離絶縁膜を形成する工程と、シリコン窒化膜と保護酸化膜を除去する工程と、半導体基板の表面にゲート酸化膜を形成する工程と、全面に第1の導電体膜を形成する工程と、フィールド絶縁膜の上の第1の導電体膜を除去して分離絶縁膜の表面を露出させるとともに第1の導電体膜からなり分離絶縁膜で分離されたフローティングゲートを形成する工程と、フローティングゲートと分離絶縁膜を覆って第2の絶縁膜を形成する工程と、第2の絶縁膜の上にコントロールゲートを形成する工程とを有し、分離溝に容易に絶縁膜を埋め込むことができる。

【0022】請求項6に記載の発明は、請求項5に記載の不揮発性半導体記憶装置の製造方法において、フローティングゲートを形成する工程が、化学的機械的研磨法によって分離絶縁膜の表面が露出するように第1の導電体膜を除去するものであり、分離溝に容易に絶縁膜を埋め込むことができる。

【0023】請求項7に記載の発明は、請求項5に記載の不揮発性半導体記憶装置の製造方法において、フローティングゲートを形成する工程が、全面にホトレジスト膜を形成した後第1の導電体膜とホトレジストのエッチング速度が等しくなる条件でエッチングし分離絶縁膜の表面を露出させるものであり、分離溝に容易に絶縁膜を埋め込むことができる。

【0024】請求項8に記載の発明は請求項5に記載の不揮発性半導体記憶装置の製造方法において、フィールド絶縁膜が高温酸化による熱酸化膜であり、第1の絶縁膜がリンおよびボロンの少なくとも一種を含有するシリコン酸化膜であることを特徴とするものであり、フィールド絶縁膜の上に分離絶縁膜を形成する工程の後にシリコン窒化膜と保護酸化膜を除去する工程において、フィールド絶縁膜の損傷を極めて少なくすることができる。このことはリンおよびボロンの少なくとも一種を含有するシリコン酸化膜が熱酸化膜に比べてエッチング速度が格段に速いことによる。

【0025】以下、本発明の実施の形態について、図1から図4を用いて説明する。

【0026】（実施の形態1）図1は本実施の形態1における不揮発性半導体記憶装置の要部断面図である。シリコン基板1にフィールド酸化膜2およびゲート酸化膜3が形成されている。フィールド酸化膜2およびゲート酸化膜3の上に不純物を添加した多結晶シリコン膜からなるフローティングゲート4が形成されている。フローティングゲート4はフィールド酸化膜2の上で分離溝4bによって分離されており、分離溝4bの中に分離絶縁膜5が充填されている。分離絶縁膜5の表面はフローティングゲート4の表面と略同一平面に形成されている。さらに中間絶縁膜6およびコントロールゲート7が形成

6

されている。中間絶縁膜6はフローティングゲート4とコントロールゲート7との間にあって、ゲート間容量絶縁膜として作用する。なお8は隣接するフローティングゲート4を分離するための分離領域である。

【0027】本実施の形態1においては、フローティングゲート4とコントロールゲート7の対向する面は平面であり、電界集中を引き起こす場所がないため、中間絶縁膜6の耐圧を向上させることができる。したがって、不揮発性半導体記憶装置としての高速動作が可能となる。

【0028】（実施の形態2）図2（a）～（e）は実施の形態1における不揮発性半導体記憶装置の製造方法を説明する工程断面図である。

【0029】まず図2（a）に示すように、シリコン基板1にフィールド酸化膜2およびゲート酸化膜3を形成する。次に全面に不純物を添加した多結晶シリコン膜4aを形成した後、フローティングゲートを形成するためのレジストパターン9を形成する。レジストパターン9はフローティングゲート4の形状を有しており、また分離溝4bを形成するための開口部9bを有している。

【0030】次に図2（b）に示すように、このレジストパターン9をマスクにして多結晶シリコン膜4aをエッチングして、フローティングゲート4を形成し、さらに、CVD法により全面にシリコン酸化膜5aを形成する。このとき分離溝4bはシリコン酸化膜5aで埋められる。

【0031】次に化学的機械的研磨法を用いて、シリコン酸化膜5aを、フィールド酸化膜2の上方でフローティングゲート4の表面が露出するまで研磨することによって、図2（c）に示すように分離溝4bにシリコン酸化膜2からなる分離絶縁膜5が埋め込まれた形状が得られる。このとき、フィールド酸化膜2の上部以外の領域ではシリコン酸化膜5aの残膜5bが残る。なお、この工程において、化学的機械的研磨法の代わりに、シリコン酸化膜5aの上にホトレジスト膜を形成し、表面を平坦化した後にエッチバックすることによっても同様の形状が得られる。

【0032】次に図2（d）に示すように、分離溝4b内に埋め込まれた分離絶縁膜5を保護するためのレジストパターン10を形成してから、シリコン酸化膜5の残膜5bをエッチング除去する。

【0033】次に図2（e）に示すように、中間絶縁膜6を形成した後コントロールゲート7を形成する。以降、層間絶縁膜形成工程、コンタクト窓形成工程、電極配線形成工程などを経て、不揮発性半導体記憶装置が完成する。

【0034】（実施の形態3）図3（a）～（d）は実施の形態3における不揮発性半導体記憶装置の製造方法の前半工程を説明する工程断面図、図4（a）～（d）は実施の形態3における不揮発性半導体記憶装置の製造

7

方法の後半工程を説明する工程断面図である。

【0035】まず図3(a)に示すように、シリコン基板1の所定の個所に、保護酸化膜11とシリコン窒化膜12とを選択的に形成する。

【0036】次に熱酸化することにより、図3(b)に示すように、シリコン窒化膜12の開口部12aにフィールド酸化膜2が形成される。このときシリコン窒化膜12は酸化防止膜として作用するが、フィールド酸化膜2はシリコン窒化膜12の下部に一部が潜り込んで形成される。

【0037】次に図3(c)に示すように、CVD法によりシリコン酸化膜5aを全面に形成した後、フィールド酸化膜2の上にレジストパターン13を形成する。このレジストパターン13は分離絶縁膜を形成するためのものである。

【0038】次にレジストパターン13をマスクにしてシリコン酸化膜5aをエッチングし、分離絶縁膜5を形成する。次にシリコン窒化膜12および保護酸化膜11を除去し、図3(d)の形状を得る。

【0039】次に図4(a)に示すように、シリコン基板1の露出した表面にゲート酸化膜3を形成したのち、図4(b)に示すように全面に不純物を添加した多結晶シリコン膜4aを形成する。

【0040】次に化学的機械的研磨法によってフィールド酸化膜2の上の多結晶シリコン膜4aを研磨し、図4(c)に示すように、分離絶縁膜5の表面を露出させるとともに、分離絶縁膜5で分離されたフローティングゲート4を形成する。なお、この工程において、化学的機械的研磨法の代わりに、多結晶シリコン膜4aの上にホットレジスト膜を形成し、表面を平坦化した後にエッチバックすることによっても同様の形状が得られる。

【0041】次に図4(d)に示すように、中間絶縁膜6を形成した後に、コントロールゲート7を形成する。以降、層間絶縁膜形成工程、コンタクト窓形成工程、電極配線形成工程などを経て、不揮発性半導体記憶装置が完成する。なお図3(c)に示す工程において、シリコン酸化膜5aとしてリンおよびボロンの少なくとも一種を含有するシリコン酸化膜を使用することにより、レジストパターン13をマスクにしてシリコン酸化膜5aをエッチング除去する際にフィールド酸化膜2の損傷を低減できる。このことは、フィールド酸化膜2は一般に高温の熱酸化により形成されるためエッチング速度は小さいが、リンおよびボロンの少なくとも一種を含有するシリコン酸化膜5aではエッチング速度が大きいことによる。

【0042】

【発明の効果】以上説明したように本発明の不揮発性半導体記憶装置は、フィールド酸化膜の上でフローティン

8

グゲートが分離溝で分離されており、その分離溝内に分離絶縁膜が埋め込まれた構成を有しており、分離絶縁膜の主面とフローティングゲートの主面がほぼ同一平面となるためにフローティングゲートとコントロールゲートとが中間絶縁膜を介して面同士で対向する。その結果、電界集中が緩和され、中間絶縁膜に十分な耐圧を確保できることになる。

【0043】また本発明の不揮発性半導体装置の製造方法は、分離溝を有するフローティングゲートを形成した後には全面に絶縁膜を形成し、しかる後に絶縁膜を研磨またはエッチングして分離溝内に分離絶縁膜を埋め込む工程を有しており、分離絶縁膜の主面とフローティングゲートの主面とをほぼ同一面にすることができるため電界集中のない構造を容易に実現できるものである。

【0044】また本発明の不揮発性半導体装置の他の製造方法は、フィールド酸化膜の上でフローティングゲートの分離溝に相当する領域に分離絶縁膜を形成し、フローティングゲートとなる多結晶シリコン膜を形成した後、多結晶シリコン膜を研磨またはエッチングして分離絶縁膜の表面を露出させる工程を有しており、分離絶縁膜の主面とフローティングゲートの主面をほぼ同一平面にすることができるため、電界集中のない構造を容易に実現できるものである。

【図面の簡単な説明】

【図1】本発明の実施の形態1における不揮発性半導体記憶装置の要部断面図

【図2】(a)～(e)は、本発明の実施の形態2における不揮発性半導体記憶装置の製造方法を説明する工程断面図

【図3】(a)～(d)は、本発明の実施の形態3における不揮発性半導体記憶装置の製造方法の前半工程を説明する工程断面図

【図4】(a)～(d)は、本発明の実施の形態3における不揮発性半導体記憶装置の製造方法の後半工程を説明する工程断面図

【図5】従来の不揮発性半導体記憶装置の要部断面図

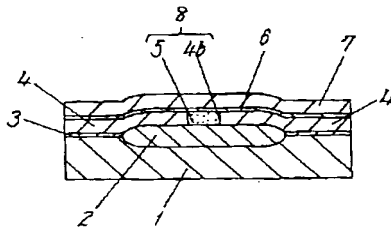
【図6】従来の不揮発性半導体記憶装置の製造方法を説明する工程断面図

【符号の説明】

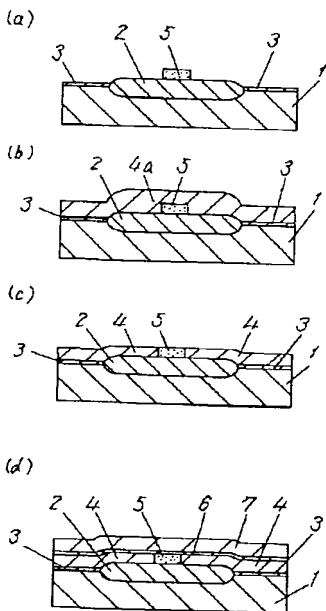
- 1 シリコン基板（半導体基板）
- 2 フィールド酸化膜
- 3 ゲート酸化膜
- 4 フローティングゲート
- 4b 分離溝
- 5 分離絶縁膜
- 6 中間絶縁膜
- 7 コントロールゲート
- 8 分離領域

【図1】

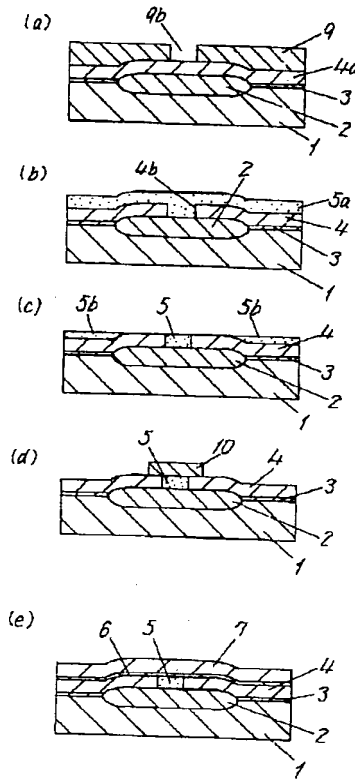
- 1 シリコン基板(半導体基板)
 2 フィールド酸化膜
 3 ゲート酸化膜(ゲート絶縁膜)
 4 フローティングゲート
 4b 分離溝
 5 分離絶縁膜
 6 中間絶縁膜
 7 コントロールゲート
 8 分離領域



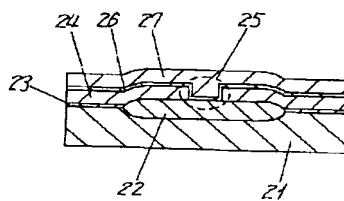
【図4】



【図2】



【図5】



【図6】

